



**半导体分立器件  
LY4220 型 ESD 保护二极管阵列  
产品手册**

**济南晶恒电子有限责任公司  
V1. 0**



## 1. 产品特点及主要性能指标

- 四个保护端，提供双 USB2.0/IEEE1394 接口的 ESD 保护
- 四组超低输入电容保护二极管
- 内部集成了低箝位电压的稳压二极管
- ESD 保护：GB/T 17626.2 (IEC 61000-4-2) 4 级, 8kV 接触放电
- 执行标准：GJB33A《半导体分立器件总规范》
- 工作温度范围  $T_A$ :  $-55^{\circ}\text{C} \sim +125^{\circ}\text{C}$
- CSOT23-6 陶瓷外壳封装
- 原位替代国外塑封产品：IP4220CZ6、PRTR5VOU4D

## 2. 应用

- USB2.0/IEEE1394 接口电路
- DVI、HDMI 接口

## 3. 绝对最大额定值

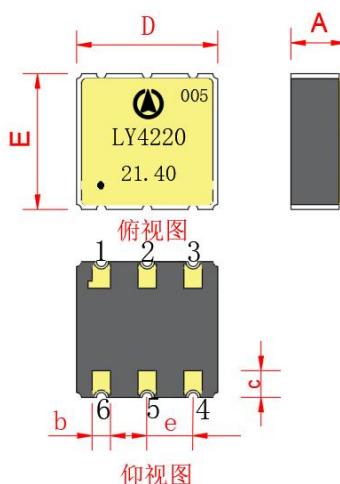
- 电源端最高输入电压：5.0V
- ESD 放电电压（接触模式，所有引脚）： $\pm 8\text{kV}$
- 储存温度范围  $T_{\text{stg}}$ ： $-65^{\circ}\text{C} \sim +150^{\circ}\text{C}$
- 耐焊接热：300°C，10s

## 3. 主要电特性

序号	特 性	符号	条件 除另有规定外 $-55^{\circ}\text{C} \leq T_A \leq 125^{\circ}\text{C}$	极 限 值		单 位
				最 小	最 大	
1	二极管对地电容	$C_{L/O}$	1、3、4、6 脚对 2 脚, $f=1\text{MHz}$ , $V_p=3\text{V}$ , $T_A=25^{\circ}\text{C}$	—	3.5	pF
2	二极管反向漏电流	$I_R$	1、3、4、6 脚对 2 脚, $V_R=3\text{V}$	—	100	nA
3	二极管正向电压	$V_f$	1、3、4、6 脚对 5 脚, $I_f=1\text{mA}$	—	1.2	V
4	稳压管结电容	$C_{Zener}$	5 脚到 2 脚, $f=1\text{MHz}$ , $V_p=3\text{V}$ , $T_A=25^{\circ}\text{C}$	—	65	pF
5	稳压管击穿电压	$V_{BRZ}$	5 脚到 2 脚, $I_z=1\text{mA}$	6.0	9.0	V

## 5. 外形尺寸及引脚排列

### 5.1 外形尺寸

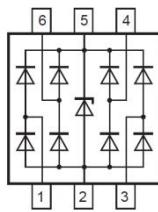


尺寸 符号	数 值 (mm)		
	最 小	公 称	最 大
$A$	1.20	1.35	1.50
$b$	0.30	0.40	0.30
$c$	0.40	0.58	0.75
$D$	2.80	3.00	3.20
$E$	2.70	2.90	3.10
$e$	0.80	0.95	1.10



## LY4220 型 ESD 保护二极管阵列

### 5.2 引脚排列

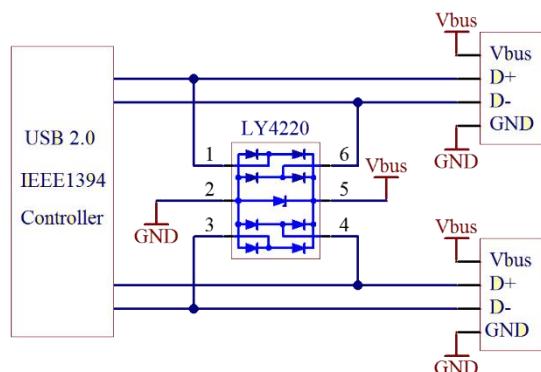


引脚	定义	功能
1	I/O 1	ESD 保护端 1
2	GND	地
3	I/O 2	ESD 保护端 2
4	I/O 3	ESD 保护端 3
5	$V_p$	接口电源端
6	I/O 4	ESD 保护端 4

### 5.3 引脚功能描述

引脚符号	引脚序号			功能描述
I/O 1、2、3、4	1 3 4			ESD 保护端 1、2、3、4, 接数据端口
GND	2			接地端
$V_p$	5			接口电路的电源端, 最大值 5.5V

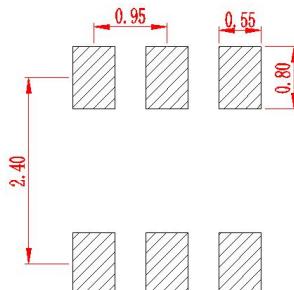
### 6. 使用说明



电原理图及典型应用电路

### 7. 装配说明

设计 PCB 时, 推荐按照下图进行焊盘尺寸与布局的设计。



CSOT23-6 封装焊盘设计图

### 8. 特别声明

产品手册将不定期更新, 请用户务必在使用我单位产品前通过官方渠道获取产品手册的最新版本, 对产品手册有疑问之处请与我单位联系。